

Rechnerorganisation im Wintersemester 2017/18

Aufgaben zu den Tutorien in der Woche
vom 18. bis 22. Dezember 2017

Prof. Dr. Wolfgang Karl
Haid-und-Neu-Str. 7
Dr.-Ing. Ömer Terlemez
Adenauerring 2, Geb. 50.20
Email: ti@ira.uka.de
Web: <http://ti.ira.uka.de>

Lernziele:

1. Datenpfad der DLX-Pipeline (siehe Vorlesungsfolien)
2. Daten- und Steuerflussabhängigkeiten und -konflikte
3. Software- und Hardware-Behebungsmaßnahmen für Pipeline-Konflikte
4. Halbleiterspeicher
5. Aufbau und Organisation von Speicherbausteinen

Aufgabe 1

Betrachten Sie das folgende MIPS-Programmstück:

```
# In Register $v0 steht die Adresse 0x10008000
lw  $t7, 0($v0)
lw  $s0, 4($v0)
add $s0, $s0, $t7      # $s0 = $s0 + $t7
mul $t7, $t7, $s0      # $t7 = $t7 * $s0
```

1. Bestimmen Sie alle Daten- und Kontrollabhängigkeiten in dem gegebenen Programmstück.
2. Wieviele Pipelinekonflikte treten auf?
Begründen Sie Ihre Antwort.
3. Unter der Voraussetzung, dass die auftretenden Pipelinekonflikte von der Hardware nicht erkannt werden, müssen die Pipelinekonflikte vom Compiler behandelt werden. Ergänzen Sie obiges Programmstück, so dass die auftretenden Pipelinekonflikte berücksichtigt werden.
4. Welche der von Ihnen getroffenen Maßnahmen im letzten Aufgabenteil sind noch erforderlich, falls die auftretenden Pipelinekonflikte von der Hardware erkannt und durch Load-Forwarding und Result-Forwarding behandelt werden.

Aufgabe 2

1. Wie werden EPROM- und EEPROM-Bausteine gelöscht?
2. Wie wird die Information eines Bits in statischen und dynamischen RAM-Bausteinen gespeichert? Wie unterscheiden sich statische und dynamische RAM-Bausteine bezüglich des elektrischen Verhaltens?

Aufgabe 3

Bild 1 zeigt die Belegung eines Adressraums von 64 KByte Adressen bei speicherbezogener Adressierung durch vier aneinandergrenzende Speicher- und Ein-/Ausgabebereiche (I/O): einen 32-KByte-RAM-Bereich, einen 4-KByte-EPROM-Bereich und zwei Ein-/Ausgabebereiche mit 256 und 8 Byte.

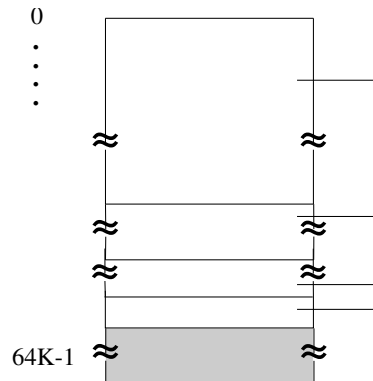


Abbildung 1: Belegung des Adressraums

1. Geben Sie die Anfang- und Endadressen der Speicherbereiche in hexadezimaler Schreibweise an.
2. Geben Sie die für die Bereichsauswahl erforderliche Unterteilung der 16-Bit-Adresse für jeden der Bereiche und die Werte der für die Bereichsauswahl signifikanten Bits an.
3. Wie ändern sich die Adressfestlegungen zur Auswahl der beiden Ein-/Ausgabebereiche, wenn diese an den Anfang des letzten 1-KByte-Bereichs des Adressraums verschoben werden?